

Erweiterte Chipansteuerung des Digital Light Processor *DLP1700* für die schnelle optische Datenkommunikation

Jens Pankow, Steffen Lochmann, Ingo Müller und Andreas Ahrens
Communications Signal Processing Group

Hochschule Wismar, University of Applied Sciences Technology, Business and Design
Philipp-Müller-Straße 14, 23966 Wismar, Germany

Jens.Pankow@stud.hs-wismar.de, Steffen.Lochmann@hs-wismar.de,
Ingo.Mueller@hs-wismar.de, Andreas.Ahrens@hs-wismar.de

Infolge der rasanten technologischen Entwicklung mikroelektromechanischer Systeme (MEMS) konnte eine Chipstechnologie entwickelt werden, die es ermöglicht, mehrere Millionen Spiegel auf einem Chip (Digital Mirror Device) zu vereinen. Diese Digital Mirror Devices (DMDs) wurden speziell für Projektoranwendungen entworfen und bilden aktuell die Grundlage für digitale Videoprojektoren. Sowohl durch die optischen Eigenschaften als auch aus ökonomischer Sicht ist der DMD-Chip für weitere Digital Light Processing (DLP[®]) - Anwendungen (z.B. dreidimensionale optische Messtechnik, Medizintechnik, optische Nachrichtentechnik) interessant. In dieser Veröffentlichung wird gezeigt, wie der DLP1700-Chip von *Texas Instruments* gezielt durch einen FPGA angesteuert werden kann, um damit eine beliebige, Videoprojektor unabhängige, Anwendung implementieren zu können. Weiterhin wird eine DLP[®]-Applikation zur Projektion von mehreren Laserquellen auf eine Glasfaser vorgestellt.

1 Einleitung

Digitale Videoprojektoren (DLP[®]-Projektoren) sind auf die Anstrengungen von *Texas Instruments* beziehungsweise spezieller noch auf die Bemühungen von Larry.J. Hornbeck zu Beginn der achtziger Jahre zurückzuführen. Den Kern des DLP[®]-Projektors bildet das *Digital Mirror Device* (DMD), welches 1986 durch *Texas Instruments* patentiert wurde¹. Das DMD ist ein Bauelement, welches mehrere 100 000 μm -Spiegel auf einen Chip vereint. Dabei richtet sich die Anzahl der Reflektoren nach der Auflösung, wobei jeder Spiegel einen Pixel repräsentiert.

¹U.S.Patent 4,615,595

Die Bezeichnung digitales Spiegel-Element (*Digital Mirror Device*) resultiert aus den zwei adressierbaren Kippstellungen, wodurch innerhalb des digitalen Videoprojektors die Licht-Intensitäts-Modulation realisiert wird.

Der DMD-Chip ist ein komplexes Mikrosystem, welches elektrische, optische und mechanische Komponenten vereint. Zu Beginn der neunziger Jahre betrug die Lebensdauer eines DMD gerade einmal 100 Stunden [1]. Heute können Werte zwischen 120 000 und 200 000 Stunden als Standard angesehen werden [2]. Gerade diese Entwicklung hat den DMD-Chip und damit die digitalen Videoprojektoren weltweit etabliert. Aufgrund der großen Nachfrage dieser einzigartigen Technologie und der weltweiten Vermarktung großer Stückzahlen sind die Kosten für die DMD-Chips relativ niedrig. Diese niedrigen Kosten verbunden mit einer hohen Verfügbarkeit machen die DMDs auch für andere Videoprojektor-Fremde-DLP®-Applikationen interessant.

Diese Publikation zeigt die Ergebnisse aus einer laufenden Master-Thesis, bezogen auf die DMD-Chipsteuerung des *DLP1700*, welcher aktuell in den *Pico*-Projektoren eingesetzt wird. Im folgenden Kapitel wird dazu zunächst der Aufbau einer DMD-Zelle beschrieben, um die Funktionsweise näher zu erläutern und die wichtigen Parameter herauszuarbeiten, welche sowohl die Lebensdauer als auch die Verfügbarkeit eines DMDs beeinflussen. Anschließend werden Anwendungen aus dem *Digital Light Processing* vorgestellt, angefangen von der klassischen DLP®-Projektor-Anwendung über Applikationen aus der Sensorik bis hin zur optischen Nachrichtentechnik. Weiterführend wird speziell der *DLP1700*-Chipsatz vorgestellt. Die Entwicklung einer freien, FPGA basierten Ansteuerung für diesen Chip bildet den Abschluss dieses Dokumentes.

2 Die DMD-Zelle

Aufbau

In der Abbildung 1 ist der Aufbau eines DMD-Pixels exemplarisch dargestellt. Das Hauptelement einer DMD-Zelle bzw. eines Pixels bildet dabei ein Aluminium-Spiegel (engl. *Mirror*). In der darunter liegenden Ebene ist eine Traverse (engl. *Yoke*) angeordnet, welche den Spiegel trägt. Die Drehachse (engl. *Torsion Hinge*) sorgt für die Aufhängung der Traverse und ermöglicht eine Drehung des Spiegels. Jeweils zwei Federn (engl. *Springs*) sorgen für das gedämpfte Anschlagen der Traverse in die Endstellung (Metal 3-Ebene). Durch diesen Anschlag werden die Kippstellungen bzw. die maximalen Neigungswinkel (θ_{max} und θ_{min})² festgelegt. Gleichzeitig wird die kinetische Energie gespeichert, so lange der Spiegel in der angesteuerten Stellung verharrt. Durch die in den Federn gesammelte Energie, wird das Zurückkippen der Spiegel in die Ruhelage vereinfacht, beziehungsweise die Oberflächen-Adhäsionskräfte überwunden [3].

² θ_{max} = maximaler Neigungswinkel, / θ_{min} = minimaler Neigungswinkel

Diese Problematik war vor der DLP-Projektor-Einführung im Jahre 1996 ungelöst und hatte zur Folge, dass einzelne Spiegel „kleben“ blieben (*Stuck Mirror* ist der englische Begriff für dieses Phänomen). Eine CMOS basierte SRAM-Zelle in der untersten Ebene (Substrat-Ebene) sorgt für die Speicherung der binären Ansteuerinformation.

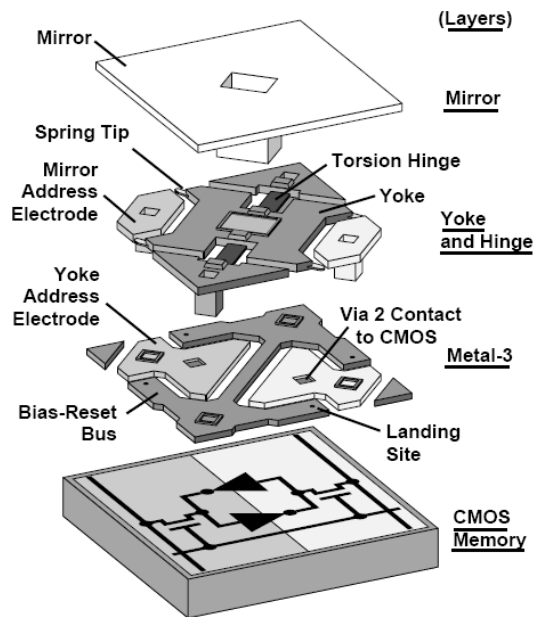


Abbildung 1: Explosionsdarstellung einer DMD-Zelle [3]

Funktion

Die Auslenkung der Traverse (engl. *Yoke*) erfolgt mithilfe von elektrostatischen Feldern. Der Spiegel, die Traverse und der Endanschlag (engl. *Landing Site*) liegen mit dem Bias-/Reset-Bus auf demselben Potential. Entscheidend für die Ausrichtung des Spiegels ist die Spannung zwischen dem Bias-/Reset-Bus und den Adress-Elektroden (Abb.2). Die größere Potentialdifferenz bewirkt eine Verkipfung des Spiegels in die entsprechende Stellung. Die Reset-Spannung ist negativ und bewirkt ein Zurückkippen des Spiegels in die Ruhelage. Diese Spannung ist notwendig, da ein direktes Umkippen in die andere Stellung nicht möglich ist. Die mechanische Umschaltzeit beträgt etwa $15\mu\text{s}$ [4].

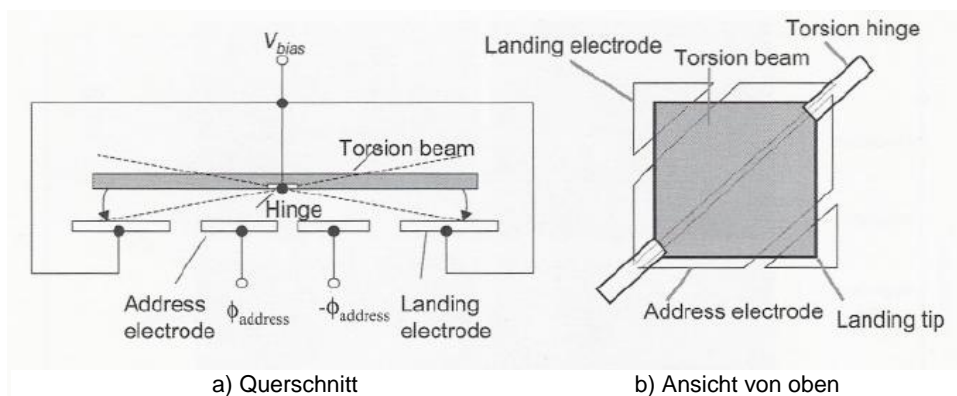


Abbildung 2: Das bistabile DMD-Konzept [4]

Zuverlässigkeit einer DMD-Zelle

Die DMD-Zelle bzw. das *Digital Mirror Device* im Allgemeinen ist ein komplexes Mikrosystem, welches elektrische, optische und mechanische Komponenten auf einem Chip vereint. Die Zuverlässigkeit eines DMD-Chips hängt zum einen erwartungsgemäß von den äußeren Einflussfaktoren³ und zum anderen von der Betriebsweise ab [2].

Die Reliabilität in Bezug auf die Betriebsweise wurde innerhalb der Master-Thesis [5] untersucht. Das entscheidende Verschleiß- bzw. Ausfall-Element, des DMD ist die Drehachse. Einerseits kann es infolge einer zu großen Wechselbeanspruchung zum Bruch (engl. *Hinge Fatigue*) und andererseits zur Torsion (engl. *Hinge Memory*) der Drehachse führen. Aus den Untersuchungen von M.R. Douglass [2] geht hervor, dass die Wechselbeanspruchung⁴ der Drehachse praktisch vernachlässigt werden kann.

Der schwerwiegendste Ausfall-Effekt einer DMD-Zelle ist die Torsion der Drehachse. Bei einer statischen Dauerbelastung oder der bevorzugten Ansteuerung einer Kippstellung kommt es infolge einer Kriechdehnung der Drehachse zur Auslenkung des Spiegels in der Ruhelage (0°-Position) [6]. Erreicht der sich daraus resultierende Winkel einen Wert zwischen 35 und 40% des maximalen bzw. minimalen Neigungswinkels, so ist ein Funktionsausfall des Spiegels sehr wahrscheinlich [3] und wird dann als *Memory Hinge Failure* bezeichnet [6].

Parameter	Einfluß auf den Memory Hinge-Effekt				
	++	+	Keine Wirkung	-	--
Duty Cycle 100/0 oder 0/100				X	
Duty Cycle 50/50	X				
Temperatur					X
Relaxation		X			
Statische Dauerbeanspruchung				X	

Legende

Duty Cycle ... Anteil der Spiegelverweildauer in der Minus-Stellung/ Anteil der Spiegelverweildauer in der Plus-Stellung | beide Anteile müssen zusammen 100% ergeben

Temperatur ... Einfluss der Temperatur

Relaxation ... Kurzzeit-Entlastungsphasen (im Minutenbereich)

Statische Dauerbelastung ... dauerhaftes Halten der Spiegel in einer Stellung (im 100-Stunden-Bereich)

Abbildung 3: *Memory Hinge* -Einflussparameter [5]

In der Abbildung 4 sind die Parameter angegeben, welche den *Memory Hinge Failure* -Effekt beeinflussen [5] und folglich innerhalb der DLP®-Anwendung berücksichtigt werden müssen.

³wie z.B. Temperatur, elektrostatische Entladung, mechanische Beanspruchung (Vibration, Beschleunigung, Schock), Luftfeuchtigkeit

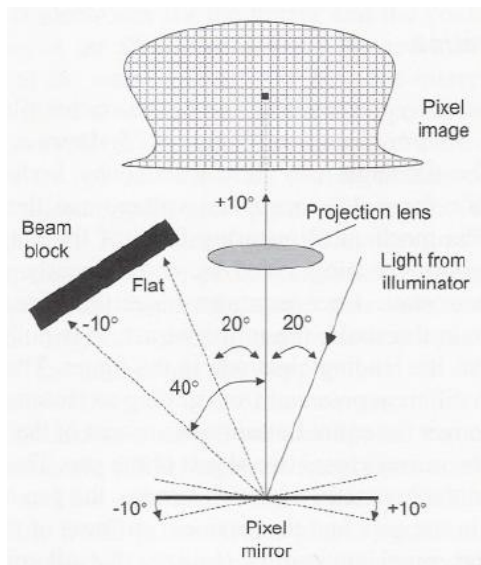
⁴innerhalb kürzester Zeit (20µs) werden wechselseitig die zwei Kipp-Stellungen adressiert

3 Digital Light Processing (DLP®)

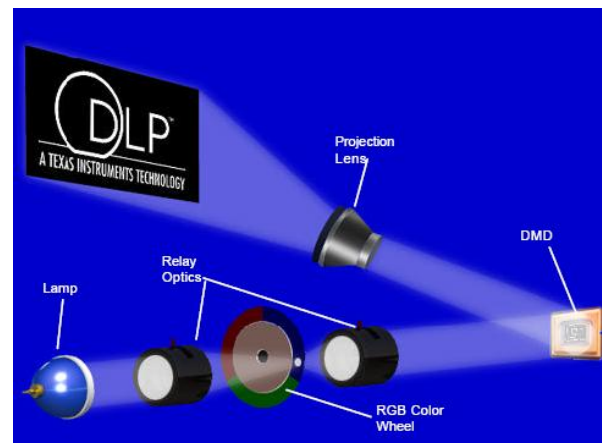
Unter *Digital Light Processing* werden alle Anwendungen verstanden, welche das *Digital Mirror Device* zur räumlichen Licht-Modulation einsetzen.

DLP®-Projektor

In der Abbildung 4a ist die Funktionsweise für ein DMD-Pixel dargestellt. Kennzeichnend für die DLP®-Projektor-Technologie sind die zwei Spiegelstellungen. In der $+\theta_{max}$ -Stellung ($+10^\circ$) wird das Licht von der Beleuchtungseinrichtung auf die Leinwand projiziert. Wird der Spiegel in die Absorber-Stellung (-10°) oder in die Ruhelage (0°) gelenkt, so erscheint das Pixel als Schwarz. Durch diese Technologie wird ein Kontrastverhältnis⁵ größer 2 000:1 erzielt [7].



(a) Digitales Schaltprinzip des DMD [4]



(b) DLP®-Projektor Prinzip-Darstellung [8]

Abbildung 4: DMD- bzw. DLP®-Projektor-Funktionsprinzip

Der Pixel-Farbwert entsteht durch das zeitliche Mitteln mehrerer Farben. Hierbei wird die Trägheit des menschlichen Auges (150ms [4]) genutzt. Bei einer mechanischen Umschaltzeit von ca. $15\mu s$ könnten damit etwa 1024 Farbwerte pro Bild und Pixel realisiert werden. Die Abbildung 4b verdeutlicht die Entstehung des Farbwertes. Für einen Projektor mit Ein-Chip-Technologie sind eine Lichtquelle mit weißem Licht und ein Farbrad (Farbfilter) zur Erzeugung der drei Grundfarben notwendig. Bei einer Farbtiefe von 8-Bit ergeben sich dafür insgesamt 255 Helligkeitsstufen für jede der drei Grundfarben. Für eine Bildwiederholfrequenz von 60Hz ergibt sich daraus die Zykluszeit für die DMD-Pixel zu:

$$\text{Zykluszeit} = \frac{1}{60\text{Hz} \cdot 3 \cdot 255\text{Bit}} = 21,8\mu s \quad [4] \quad (1)$$

Infolge der großen notwendigen Kräfte ist eine direkte Ansteuerung der Spiegel von der θ_{max} - in die θ_{min} -Stellung oder umgekehrt nicht möglich. Aus diesem Grunde werden innerhalb jedes Zyklus alle Spiegel in die Ruhelage bzw. 0° -Position gekippt.

⁵Verhältnis zwischen dem tiefsten Schwarz und dem hellsten Weiß

Diese Art der Ansteuerung ist in den DMD-Ansteuerchips⁶ implementiert und für DLP®-Projektor abweichende Anwendungen nur schwer zu akzeptieren.

Nachfolgend ist der Zyklus für die DMD-Ansteuerung zusammengefasst [5]:

1. Anlegen der Bias-Spannung, so dass alle Spiegel in den adressierten Zustand kippen.
2. Nach dem Landen der Spiegel kann der SRAM-Speicherinhalt aktualisiert werden somit wird der adressierte Zustand für den nächsten Zyklus vorgegeben.
3. Bias-Spannung wird abgeschaltet.
4. Reset-Spannung wird zugeschaltet. Diese bewirkt, dass die Spiegel in die Ruhelage Zurückkippen.

Schnelle optische Datenkommunikation

Die Entwicklung der Telekommunikationstechnik ist rasant und erfordert eine ständig wachsende Übertragungskapazität. Aktuell wird diese Anforderung durch den Einsatz von optischen Kommunikationsmedien gedeckt, wobei die maximale Übertragungsrate von 10TBit/s bei gleichzeitiger Verwendung des Wellenmultiplex-Verfahrens als Grenzwert angesehen werden kann [9]. Um diesem Grenzwert zu begegnen und die Übertragungskapazität zu steigern, wird aktuell auch das optische MIMO-Prinzip untersucht [10], [11], [12], [13], [14], [15]. Hierbei wird der Multimode-Charakter von Multimode-Lichtwellenleitern ausgenutzt und auf der Basis dieser Multimoden werden parallele Kanäle erzeugt. Für den Fall einer 2-Kanal-Realisierung könnte die Übertragungskapazität verdoppelt werden.

Die Schwierigkeit stellt die Anregung dieser Multimode-Gruppen innerhalb des optischen Kanals dar, da auf einer sehr kleinen Fläche⁷ mehrere Lichtquellen, räumlich getrennt und möglichst flexibel projiziert werden müssen. Innerhalb der Master-Thesis [5] wird die Einkopplung mehrerer Laserquellen auf einen glasfaserbasierten Lichtwellenleiter mithilfe des DMD *DLP1700* untersucht.

In der Abbildung 5 ist das Prinzip der räumlich getrennten Einkopplung auf eine Glasfaser für zwei Kanäle (blauer und oranger Pfad) und einem 2x2-Spiegel-DMD dargestellt.

⁶ausgeführt als FPGA erfolgt die Umsetzung der HDMI-Bildinformation

⁷der Kerndurchmesser einer Glasfaser ist $50\mu\text{m}$ bzw. $62,5\mu\text{m}$

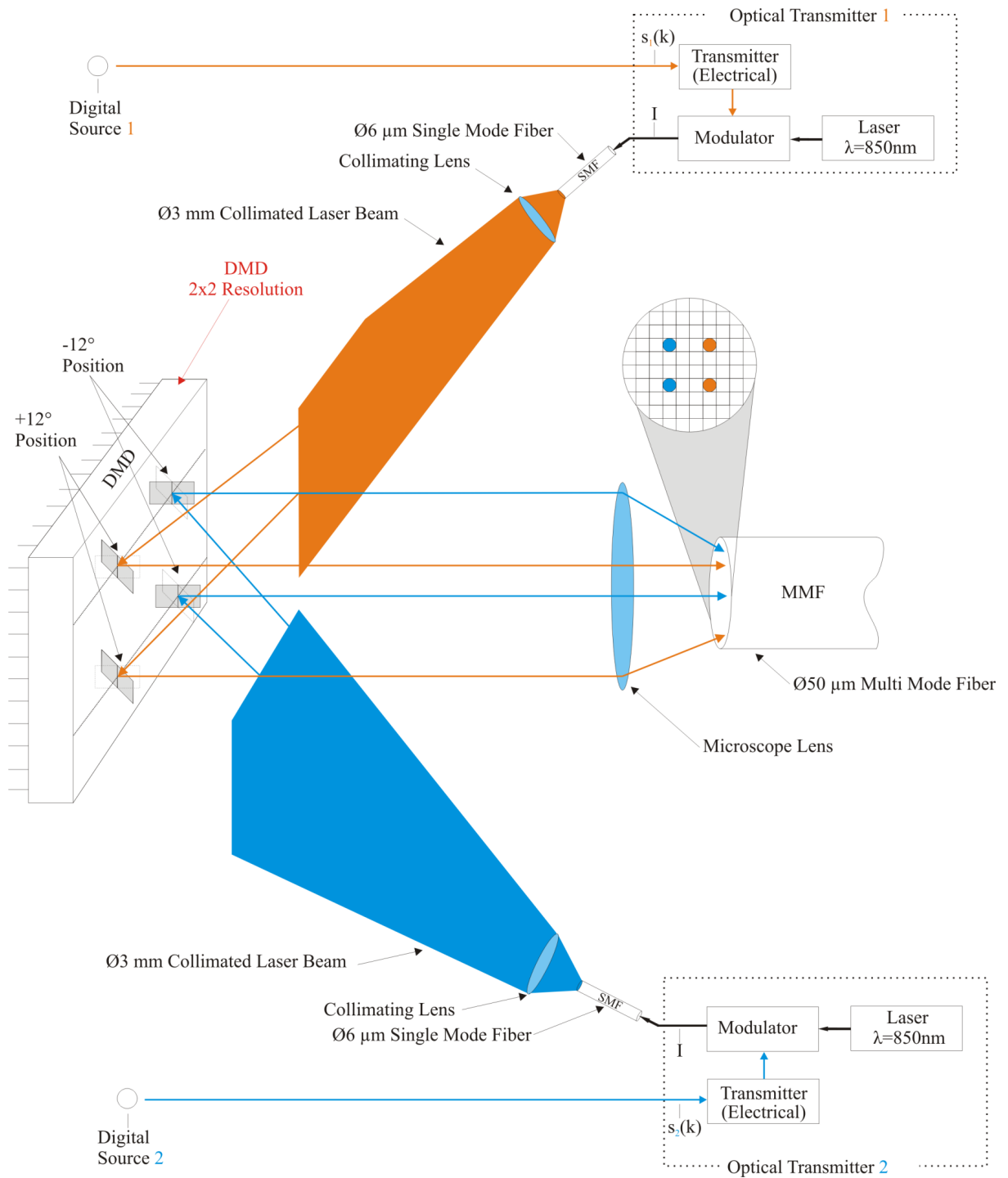


Abbildung 5: Räumlich getrennte Projektion zweier Laserquellen auf eine Glasfaser

Optische 3D-Messtechnik

3D-Gesichts und Körperscanner sowie Anwendungen aus der Mikromeßtechnik (Mikroprofil erfassung, Rauheitsinspektion) basieren auf dem Prinzip der digitalen Streifenprojektion [16]. Innerhalb der digitalen Streifenprojektion kann das *Digital Mirror Device* als Projektionselement eingesetzt werden. Durch die Spiegel-Matrix des DMDs ist eine aktive Flächentriangulation möglich, wodurch die 3D-Struktur des Objektes direkt freigesetzt wird [16]. In der Abbildung 6 ist die Funktionsweise prinzipiell dargestellt. Definierte Streifenmuster werden auf die Objekt-Oberfläche mithilfe eines DMDs bzw. eines Projektors unter einem definierten Winkel (Triangulationswinkel) projiziert. Eine Auswertung der Kamera-Daten ermöglicht die Rekonstruktion der 3D-Objektoberfläche.

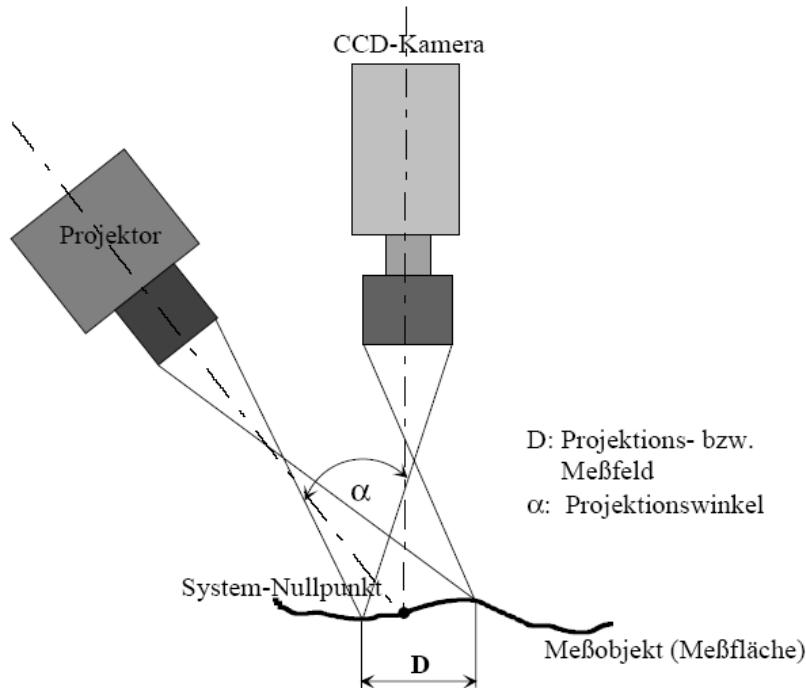


Abbildung 6: Funktionsprinzip einer Streifenprojektionsanordnung [16]

Nachfolgend sind einige Vorteile aufgeführt, welche sich durch den Einsatz des DMD als Projektionselement ergeben [16]:

- Hohe Lichtleistung im Vergleich zu LCD-Projektoren
- Hoher Bildkontrast infolge des großen Füllfaktors
- Genaue Pixelprojektion
- Sehr gute Reproduzierbarkeit, da die Spiegel-Kippstellungen festgelegt sind und nicht durch äußere Einflüsse verändert werden.
- Hohe Farbkonvergenz. Infolge der digitalen Pixel-Steuerung ist der Farbwert genau einstellbar.
- Die Erzeugung von sin- und \cos^2 -förmigen Streifenmustern ist möglich, wodurch die Messgenauigkeit gesteigert werden kann.

4 Erweiterte Ansteuerung des *DLP1700*

Der DMD-Chip *DLP1700* wird aktuell in den *Pico*-Projektoren eingesetzt und verfügt über eine Auflösung von 480x320 Pixel. *Texas Instruments* bietet diesen DMD als Chip-satz inklusive Ansteuer-Schaltkreis (*DLPC100*) an. Der *DLPC100* übernimmt die komplette Ansteuerung des DMD und stellt dem Anwender ein standardisiertes Interface (HDMI) zur Verfügung. Für die im vorigen Kapitel vorgestellte Anwendung innerhalb der optischen Nachrichtentechnik ist es zwingend notwendig, dass die Spiegel für einen längeren Zeitraum statisch in eine Kippstellung gesteuert werden. Gerade dieser Parameter ist innerhalb des Ansteuer-IC *DLPC100* nicht veränderbar.

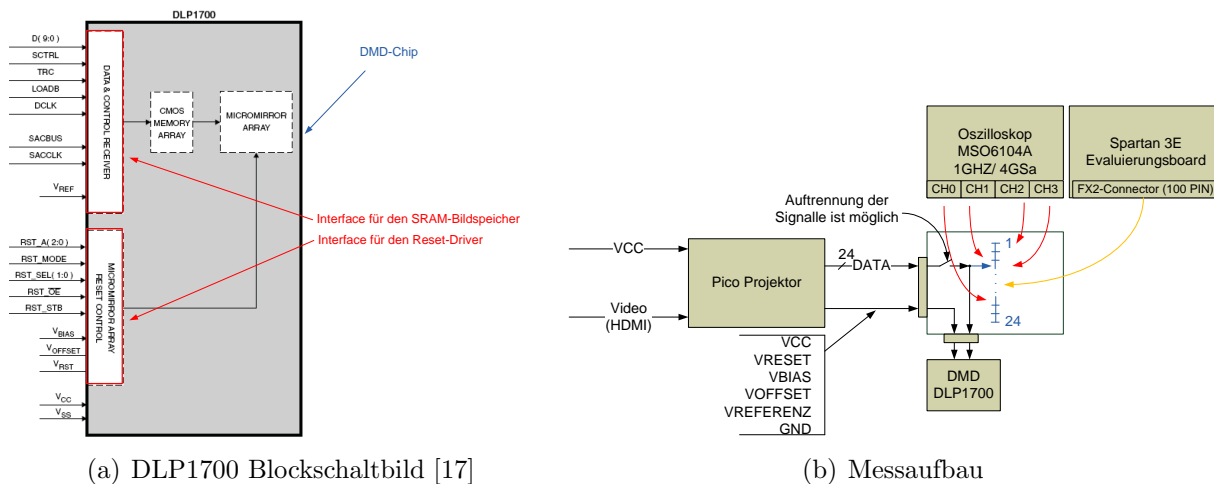


Abbildung 7: DLP 1700 Schnittstellen und Messaufbau

In der Abbildung 7a ist der Aufbau des *DLP1700* bezüglich der elektrischen Komponenten dargestellt. Die zwei Schnittstellen zum Resetten der Spiegel und Beschreiben des SRAM-Speichers sind nicht standardisiert und dazu nicht durch *Texas Instruments* in Bezug auf das Ansteuer-Protokoll spezifiziert⁸.

Um das Ansteuer-Protokoll sowohl für das Reset- als auch für das SRAM-Interface auf dem empirischen Weg zu erlangen, wurde der Messaufbau (Abb. 7b) verwendet. Über ein zwischengeschaltetes Board können die 24 Datensignale für die DMD-Reset- und DMD-SRAM-Schnittstelle separat abgenommen und mit dem Speicheroszilloskop dokumentiert werden. Das dokumentierte Protokoll wurde anschließend in einem Spartan 3E FPGA *XC3S500E* der Firma *XILINX* implementiert und über denselben Messaufbau positiv getestet [5].

Die Abbildung 8 zeigt die wesentlichen Funktionsblöcke aus dem Schaltkreisentwurf für den *XC3S500E*-FPGA. Die Hauptkomponente wird durch den DMD-Treiber repräsentiert. Dieser Treiber ermöglicht die Darstellung der Daten aus dem Bildspeicher auf den *DLP1700*-DMD.

⁸die elektrischen Parameter sowie die Timings sind in dem Datenblatt [17] beschrieben

Hierbei wurden die DMD-Pixel (480x320) des *DLP1700* in fünf Gruppen unterteilt und eine Steuerung mit sechs Phasen⁹ implementiert, so dass das Beschreiben des DMD-SRAM-Speichers und das Resetten einzelner Gruppen gleichzeitig erfolgen kann. Das Beschreiben des DMD-SRAM-Speichers wurde mit 50MHz *Double Data Rate* (DDR) realisiert. Folglich können sich die DMD-Daten-Signal-Leitungen (D9...D0) mit 100MHz ändern, weshalb die Prozesse innerhalb des FPGA mit 100MHz getaktet werden. Der Bildspeicher wurde aus 10 RAM-Blöcken des FPGA mit jeweils 15 360 Bit (480x32 Bit) realisiert und das Auslesen der Daten mit 100MHz positiv getestet [5].

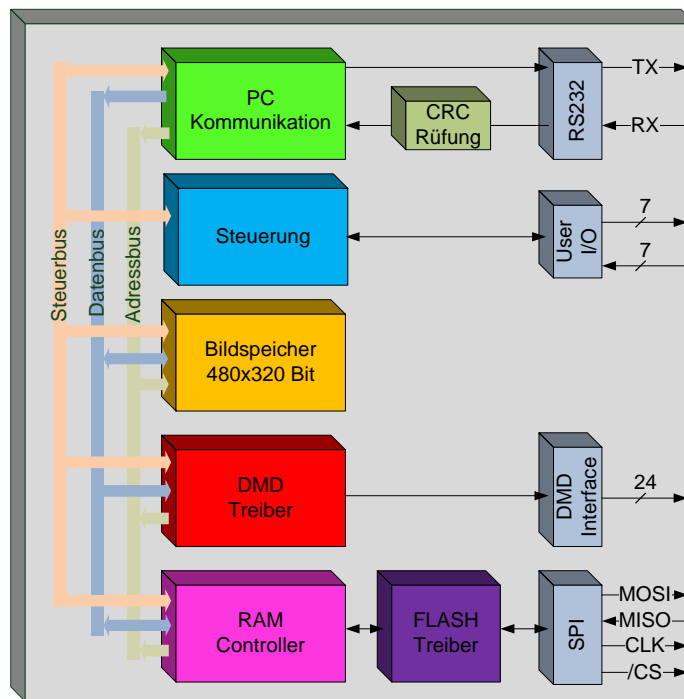


Abbildung 8: XC3S500E-Schaltkreis zur DMD-Ansteuerung

Die parallele Komponente PC-Kommunikation ermöglicht eine externe Parametrierung des FPGA. Hierbei können z.B. der *Duty Cycle*- oder Periodendauer-Parameter für den DMD-Treiber verändert werden. Gleichmaßen kann über dieses Interface der Bildspeicher-Inhalt verändert oder auf einen externen Flash-Speicher über den RAM-Controller übertragen werden. Das direkte Laden externer Flash-Speicher-Bilddaten kann über das User I/O-Interface erfolgen.

Funktionsnachweis

Um die Funktionsfähigkeit des *XC3S500E*-Schaltkreises zu verifizieren wurde der Messaufbau (Abb.9a) verwendet. Über „Freiluft“-Leitungen (braune Verbindungs-Leitungen) ist der FPGA mit dem DMD-Chip kontaktiert. Als Lichtquelle wurde sichtbares kollimiertes Laserlicht ($\lambda=635\text{nm}$) genutzt, um die Beugungsbilder erkennbar darzustellen. Zwei Bilder¹⁰ wurden mit diesen Messaufbau positiv getestet (Abb.9b).

⁹Phase 1 ... Beschreiben der 1.Gruppe/ Phase 2 ... Beschreiben der 2.Gruppe und Resetten der 1. Gruppe/.../Phase 6 ... Resetten der 5.Gruppe

¹⁰Alle Pixel in der +12°- oder -12°-Stellung

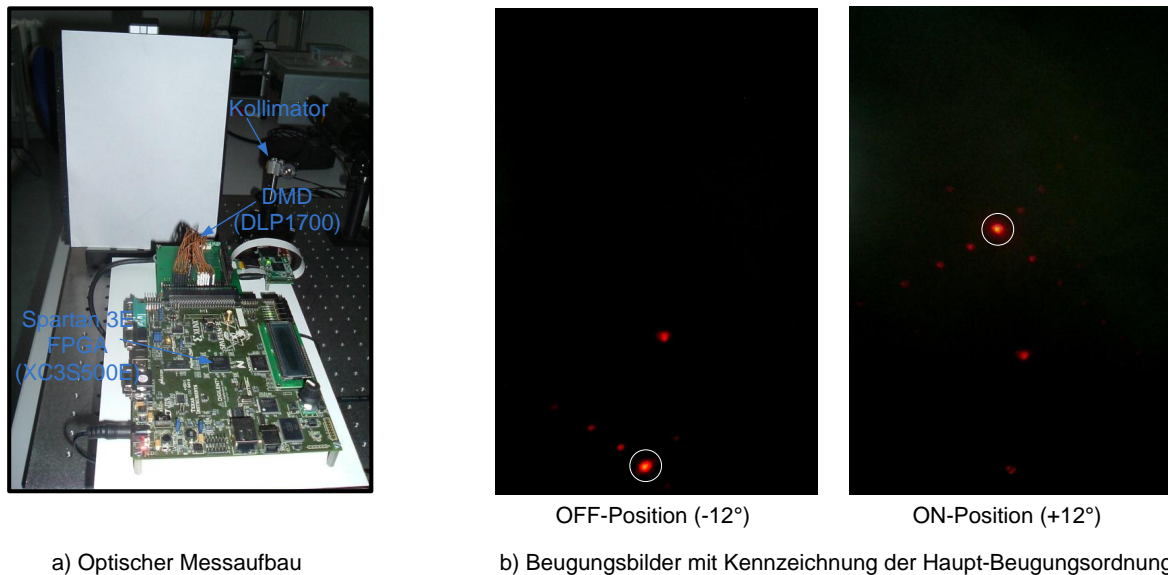


Abbildung 9: Optischer Messaufbau zum Funktionsnachweis der *DLP1700*-FPGA-Ansteuerung

Die Spiegel-Matrix des DMDs verhält sich wie ein 2D-Gitter, so dass die Lichtleistung auf mehrere Beugungsordnungen verteilt wird [18].

5 Zusammenfassung und Ausblick

Innerhalb dieses Beitrags wurde die DMD-Technologie und speziell der DMD-Chip *DLP1700* vorgestellt, welcher aktuell in den DLP[®]-*Pico*-Projektoren eingesetzt wird. Weiterhin wurden Parameter aufgezeigt, welche die Zuverlässigkeit des DMDs beeinflussen. Abschließend wurde beschrieben, wie mit einem Spartan 3E-FPGA eine Videoprojektor-unabhängige Ansteuerung für den DLP1700 implementiert werden kann. Basierend auf dieser Ansteuerung beschreibt dieser Beitrag die Realisierung einer DLP[®]-Anwendung aus dem Bereich der optischen Nachrichtentechnik.

Literatur

- [1] MALUF, Nadim ; WILLIAMS, Kirt ; EDITION, Second (Hrsg.): *An Introduction to Microelectromechanical Systems Engineering*. Artech House, 2004. – 282 S.
- [2] DOUGLASS, M. R.: DMD reliability: a MEMS success story. In: *SPIE Proceedings Vol. 4980* (2003), S. 11
- [3] DOUGLASS, M.R.: Lifetime Estimates and Unique Failure Mechanisms of Digital Micromirror Device (DMD).
- [4] MOTAMEDI, M.E.: *MOEMS Micro-Opto-Electro-Mechanical Systems*. SPIE, 2005. – 614 S.

- [5] PANKOW, J.: *Entwicklung einer modenselektiven Lichtwellenleiter-Einkopplung für die optische MIMO-Übertragung auf der Basis von MEM-Chips*. 2011. – Master Thesis
- [6] SONTHEIMER, A.B. ; MEHRL, D.J.: Digital Micromirror Device (DMD) Hinge Memory Lifetime Reliability Modeling. In: *International Reliability Physics Symposium* (2002), S. 118–121
- [7] ; Texas Instruments (Veranst.): *DLP-Projektoren*. <http://www.dlp.com/de/projector/dlp-advantages/superior-readability.aspx>. – 27.09.2011
- [8] YODER, Duncan W. Koontz E. So J. Bartlett T. Lee B. Sawyers B. Powell D.A. Rancuret P. L.: *DLP Technology: Applications in Optical Networking*.
- [9] EBERLEIN, D.: *Lichtwellenleitertechnik*. 8.Edition. 2010. – 375 S.
- [10] SCHÖLLMANN, Soneff S. S. ; ROSENKRANZ, W.: 10.7 Gb/s Over 300 m GI-MMF Using a 2 x 2 MIMO System Based on Mode Group Diversity Multiplexing. University of Kiel, Kaiserstr. 2, D-24143 Kiel, Germany E-Mail: sts@tf.uni-kiel.de : Optical Society of America, 2007
- [11] PANICKER, Wilde J. P. Kahn J. M. Welch D. F. Lyubomirsky I. R. A. A. R. A.: 10 Gb/s DWDM Transmission Through 2.2-km Multimode Fiber Using Adaptive Optics. In: *IEEE PHOTONICS TECHNOLOGY LETTERS* 19 (2007), AUGUST, Nr. 15, S. 1154–1156
- [12] HSU, R. ; SHAH, A.: Coherent Optical MIMO. In: *Proc. of SPIE* 5814 (2005), S. 121–127
- [13] GREENBERG, Nazarathy M. M.: Data Parallelization by Optical MIMO Transmission Over Multimode Fiber With Intermodal Coupling. In: *JOURNAL OF LIGHTWAVE TECHNOLOGY* 25 (2007), JUNE, Nr. 6, S. 1503–1514
- [14] AGMON, Nazarathy M. A.: Broadcast MIMO over multimode optical interconnects by modal beamforming. In: *Optical Society of America* 15 (2007), October, Nr. 20
- [15] PANKOW, J. ; AHRENS, A. ; LOCHMANN, S.: Channel Measurements and Performance Analysis of Optical MIMO Multimode Fiber Links. (2010)
- [16] FRANKOWSKI, G.: *Optische 3D-Meßtechnik für Forschung und Produktion mit digitaler Mikrospiegel-Streifenprojektion*. (1999)
- [17] TEXAS INSTRUMENTS (Hrsg.): *DLP 0.17 HVGA DDR Series 210 DMD*. Texas Instruments, Januar 2010
- [18] INSTRUMENTS, Texas: Using Lasers with DLP DMD technology. In: *TI DN 2509927* (2008), S. 9